



## Ders Bilgi Formu

Ders Adı	Kodu	Yerel Kredi	AKTS	Ders (saat/hafta)	Uygulama (saat/hafta)	Laboratuvar (saat/hafta)
Lojik Devre Tasarımı	EHM2822	3	5	2	0	2

Önkoşullar	Yok
------------	-----

Yarıyıl	Bahar
---------	-------

Dersin Dili	İngilizce, Türkçe
-------------	-------------------

Dersin Seviyesi	Lisans Seviyesi
-----------------	-----------------

Ders Kategorisi	Temel Meslek Dersleri
-----------------	-----------------------

Dersin Veriliş Şekli	Yüz yüze
----------------------	----------

Dersi Sunan Akademik Birim	Elektronik & Haberleşme Mühendisliği Bölümü
----------------------------	---

Dersin Koordinatörü	Tuncay UZUN
---------------------	-------------

Dersi Veren(ler)	Tuncay UZUN, Umut Engin AYTEN
------------------	-------------------------------

Asistan(lar)ı	
---------------	--

Dersin Amacı	Bu dersin amacı, öğrencilere ardışıl lojik devre tasarımını öğretmek ve basit kapılardan başlayarak bir bilgisayarın nasıl tasarlandığına kadar gerekli bilgileri vermektir.
--------------	--

Dersin İçeriği	"Lojik Devre Temelleri" dersinin kısa bir tekrarı / Ardışık Lojik Devrelere Genel bakış / Tutucular ve Flip-Flop Devreleri / Yazmaçlar ve Sayıcılar / Ardışık Lojik Devrelerin Analizi / Durum Diyagramları ve Tablolarının Türetilmesi / Durum Diyagramları ve Tablolarının İndirgenmesi / Ardışık Lojik Devrelerin Tasarımı / Ardışık Lojik Devrelerin Tasarımı için Programlanabilir Lojik Devre (PLD, FPGA) kullanımı / Ardışık Lojik Devrelerin Tasarımı için VHDL kullanımı /
----------------	---

Opsiyonel Program Bileşenleri	Yok
-------------------------------	-----

### Ders Öğrenim Çıktıları

1	Sayısal Sistemlerin Tasarımı teknolojisi üzerine bilgi kazanır.
2	Ardışıl Lojik Devre Analizini ve Tasarımını öğrenir.
3	Orta ve Büyük ölçekli tümleşik sayısal lojik devreleri öğrenir.
4	Programlanabilir Devreler üzerine bilgi kazanır.
5	Programlanabilir Devre Tasarımını öğrenir.
6	Elektronik tasarım otomasyon yazılımı kullanarak sayısal lojik devrelerin tasarımı, analizi ve simülasyonunu öğrenir.

### Haftalık Konular ve İlgili Ön Hazırlık Çalışmaları

Hafta	Konular	Ön Hazırlık
1	"Lojik Devre Temelleri" dersinin kısa bir tekrarı	
2	Ardışıl Devrelere Genel bir bakış	
3	Tutucular ve Flip-Flop Devreleri	Ders Kitabı (Bölüm 11)
4	Yazmaçlar ve Sayıcılar	Ders Kitabı (Bölüm 12)

5	Yazmaçlar ve Sayıcılar	Ders Kitabı (Bölüm 12)
6	Ardışık Lojik Devrelerin Analizi	Ders Kitabı (Bölüm 13)
7	Ardışıl Devre Tasarımı – 2. Bölüm	Ders Kitabı (Bölüm 13)
8	Ara Sınav 1	
9	Durum Diyagramları ve Tablolarının Türetilmesi, Durum Diyagramları ve Tablolarının İndirgenmesi	Ders Kitabı (Bölüm 14)
10	Durum Diyagramları ve Tablolarının Türetilmesi, Durum Diyagramları ve Tablolarının İndirgenmesi	Ders Kitabı (Bölüm 15)
11	Ardışık Lojik Devrelerin Tasarımı	Ders Kitabı (Bölüm 16)
12	Ardışık Lojik Devrelerin Tasarımı	Ders Kitabı (Bölüm 16)
13	Ardışık Lojik Devrelerin Tasarımı	Ders Kitabı (Bölüm 16)
14	Ardışık Lojik Devrelerin Tasarımı için Programlanabilir Lojik Devre (PLD, FPGA) kullanımı	Ders Kitabı (Bölüm 16)
15	Final	Ders Kitabı (Bölüm 17)

## Değerlendirme Sistemi

Etkinlikler	Sayı	Katkı Payı
Devam/Katılım		
Laboratuvar	5	10
Uygulama		
Arazi Çalışması		
Derse Özgü Staj		
Küçük Sınavlar/Stüdyo Kritiği		
Ödev	2	10
Sunum/Jüri		
Projeler	1	10
Seminer/Workshop		
Ara Sınavlar	1	30
Final	1	40
<b>Dönem İçi Çalışmaların Başarı Notuna Katkısı</b>		60
<b>Final Sınavının Başarı Notuna Katkısı</b>		40
<b>TOPLAM</b>		100

## AKTS İşyükü Tablosu

Etkinlikler	Sayı	Süresi (Saat)	Toplam İşyükü
Ders Saati	14	2	28
Laboratuvar	14	2	28
Uygulama			
Arazi Çalışması			
Sınıf Dışı Ders Çalışması	14	4	56
Derse Özgü Staj			

Ödev	2	10	20
Küçük Sınavlar/Stüdyo Kritiği			
Projeler	1	10	10
Sunum / Seminer			
Ara Sınavlar (Sınav Süresi + Sınav Hazırlık Süresi)	1	10	10
Final (Sınav Süresi + Sınav Hazırlık Süresi)	1	10	10
<b>Toplam İşyükü</b>			162
<b>Toplam İşyükü / 30(s)</b>			5.40
<b>AKTS Kredisi</b>			5

Diğer Notlar	Yok
--------------	-----